



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

**This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.**

출 원 번 호 : 특허출원 2003년 제 0060897 호  
Application Number 10-2003-0060897

출 원 년 월 일 : 2003년 09월 01일  
Date of Application SEP 01, 2003

출 원 인 : 엘지이노텍 주식회사  
Applicant(s) LG INNOTECH CO., LTD.

2004 년 10 월 1 일

특 허 청

COMMISSIONER



	【서지사항】
특허명]	특허출원서
특허구분]	특허
특허처]	특허청장
발조번호]	0009
출입자]	2003.09.01
국제특허분류]	H01L
발명의 명칭]	발광 다이오드
발명의 영문명칭]	LUMINESCENT DIODE
출원인]	
【명칭】	엠지이노텍 주식회사
【출원인코드】	1-1998-000285-5
대리인]	
【성명】	허용록
【대리인코드】	9-1998-000616-9
【포괄위임등록번호】	2002-038994-0
발명자]	
【성명의 국문표기】	김상기
【성명의 영문표기】	KIM,Sang Kee
【주민등록번호】	610610-1628616
【우편번호】	506-821
【주소】	광주광역시 광산구 월계동 757-5 첨단모아아파트 103동 307호
【국적】	KR
발명자]	
【성명의 국문표기】	이성재
【성명의 영문표기】	LEE,Song Jae
【주민등록번호】	560614-1520811
【우편번호】	302-793
【주소】	대전광역시 서구 월평2동 월평주공아파트 110동 1501호
【국적】	KR
참사참구]	참구

별지	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사료 청구합니다. 대리인		
-	허용록 (인)		
수수료			
【기본출원료】	20	면	29,000 원
【가산출원료】	1	면	1,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	7	항	333,000 원
【합계】	363,000 원		
별부서류	1. 요약서·명세서(도면)_1통		

【요약서】

요약]

본 발명은 발광 다이오드의 전극 영역에 부착되는 P 금속층을 복수개로 분획함으로써, 광을 발생시키는 활성층에 일정한 전압을 유지하여 광 편중 현상을 방지할 있는 발광 다이오드를 개시한다. 개시된 본 발명은 사파이어 기판 상에 N형 질화물층, 활성층, P형 질화갈륨층, P 전극 및 N 전극을 포함하는 발광 다이오드에 있어서, 상기 발광 다이오드의 상부층에 복수개의 금속층이 배치되어 있고, 상기 금속은 상기 P 전극과 전기적으로 연결시키기 위한 복수개의 연결 수단을 포함하는 것으로 특징으로 한다.

여기서, 상기 발광 다이오드의 N 전극은 상기 발광 다이오드의 상부 가장자리대를 따라 배치되어 있고, 상기 연결 수단은 금속 필름이며, 상기 금속 필름은 서로 다른 저항을 갖도록 폭 또는 길이가 서로 다른 구조로 되어 있는 것을 특징으로 한다.

도표도]

도 3

제언어]

발 다이오드, P 전극, N 전극, 활성층, 분획

-

-

【명세서】

발명의 명칭]

발광 다이오드{LUMINESCENT DIODE}

2면의 간단한 설명]

도 1a는 종래 기술에 따른 발광 다이오드의 구조를 도시한 도면.  
도 1b는 종래 기술에 따른 발광 다이오드의 전극 구조를 도시한 도면.  
도 2a 및 도 2b는 종래 기술에 따른 발광 다이오드의 발광 영역을 도시한 도면.  
도 3은 본 발명에 따른 발광 다이오드의 전극 구조를 도시한 도면.  
도 4 내지 도 7은 본 발명의 다른 실시 예에 따른 발광 다이오드의 전극구조를  
시한 도면.  
도 8a 및 도 8b는 본 발명에 따른 발광 다이오드의 전극구조와 이에 대응하는  
로도를 도시한 도면.

•도면의 주요 부분에 대한 부호의 설명•

- 10: 사파이어 기판    11: N 질화 갈륨층
- 13: 활성층    15: P 질화 갈륨층
- 17: P 전극    17a: P 금속층
- 19: N 전극    117: P 전극
- 119: N 전극    115: P 질화 갈륨층
- 120: P 금속층    130: 금속 필름

•

발명의 상세한 설명]

발명의 목적]

발명이 속하는 기술분야 및 그 분야의 종래기술]

본 발명은 발광 다이오드에 관한 것으로, 보다 구체적으로는 발광 다이오드의 부에 배치되어 있는 P 급속층을 복수개로 분획 함으로써, 광 편중 현상을 방지할 있는 발광 다이오드에 관한 것이다.

일반적으로, 발광다이오드 (Light Emitting Diode: 이하 LED라고 함)는 화합물 도체의 특성을 이용하여 전기를 적외선 또는 빛으로 변환시켜 신호를 보내고 받는 , 사용되는 반도체의 일종으로 가정용 가전제품, 리모콘, 전광판, 표시기, 각종 자 화 기기 등에 사용된다.

상기 LED의 동작원리는 특정 원소의 반도체에 순방향 전압을 가하면 양극과 음 (Positive-negative)의 결합 (junction) 부분을 통해 전자와 정공이 이동하면서 서 재결합하는데, 전자와 정공의 결합에 의하여 에너지 준위가 떨어져 빛이 방출되는 3이다.

또한, LED는 보편적으로 0.25mm로 매우 작으며 크기로 제작되며, 엑족시 몰드와 드 프레임 및 PCB에 실장된 구조를 하고 있다. 현재 가장 보편적으로 사용하는 D는 5 파이 플라스틱 패키지 (Package)나 특정 응용 분야에 따라 새로운 형태의 패 지를 개발하고 있다. LED에서 방출하는 빛의 색깔은 반도체 칩 구성원소의 배합에 라 파장을 만들며 이러한 파장이 빛의 색깔을 결정 짓는다.

특히, LED는 정보 통신 기기의 소형화, 슬림화(slim) 추세에 따라 기기의 각종 부품 저항, 콘덴서, 노이즈 필터 등은 더욱 소형화되고 있으며 PCB(Printed Circuit Board: 이하 PCB라고 함) 기판에 직접 장착하기 위하여 표면실장소자(Surface Mount Device)형으로 만들어지고 있다.

이에 따라 표시소자로 사용되고 있는 LED 램프도 SMD 형으로 개발되고 있다. 이러한 SMD는 기존의 단순한 점등 램프를 대체할 수 있으며, 이것은 다양한 컬러를 점등표시기용, 문자표시기 및 영상표시기 등으로 사용된다.

그리고, 최근 들어 반도체 소자에 대한 고밀도 집적화 기술이 발전되고 수요자 이 보다 컴팩트한 전자제품을 선호함에 따라 표면실장기술(SMT)이 널리 사용되고, 도체 소자의 패키징 기술도 BGA(Ball Grid Array), 와이어 본딩, 플립칩 본딩 등 칩 공간을 최소화하는 기술이 채택되고 있다.

도 1a는 종래 기술에 따른 발광 다이오드의 구조를 도시한 도면이다.

도 1a에 도시된 바와 같이, 사파이어 기판(10) 상에 N형 질화갈륨층(GaN : 11) 성장시킨 다음, 상기 N형 질화갈륨층(GaN buffer layer: 11)이 형성된 일측에 N극(19)을 형성한다. 상기 사파이어 기판(10) 상에 3족 계열의 원소를 박막 성장하기 위해서는 일반적으로 금속유기화학기상증착법(Metal Organic Chemical Vapor position: MOCVD)을 사용하고, 성장압력은 200토르(torr) 정도로 유지한다.

n형 도펀트를 형성하기 위해서는 사수소화 실리콘(SiH4)가스를 이용한 실리콘이 사용되었다. 모든 삼원계 질화물 박막 성장은 수소 가스 분위기 하에서 이루어지는, 질화갈륨을 성장하기 위해서는 질소 가스를 사용한다.

•

상기 N형 질화갈륨층 (GaN :11)이 성장되면, 상기 N형 질화갈륨층 (11) 상에 활성층 (13)을 성장시킨다. 상기 활성층 (13)을 발광 영역으로서 질화인듐갈륨 (InXGa)으로 발광체 품질을 첨가한 반도체 층이다. 상기 활성층 (13)이 성장되면, 계속해서 P형 질화갈륨층 (15)을 형성한다.

상기 P형 질화갈륨층 (15)은 상기 N형 질화갈륨층 (11)과 대조되는 것으로 질화갈륨층에 형성되며, p형 도펀트를 첨가한다. 그러므로 상기 N형 질화갈륨층 (11)은 외부 인가되는 전압에 의하여 전자들이 이동하고, 상대적으로 상기 P형 질화갈륨층 (15)외부에 인가되는 전압에 의하여 정공 (hole)들이 이동하여 서로 결합하여 발광하게 된다.

상기 P형 질화갈륨층 (15) 상에 P 전극 (17)과 상기 P 전극 (17)과 동일한 금속으로 상기 발광 다이오드의 상부 전 영역 상에 얇은 P 금속층 (17a)이 배치하여 발광 다이오드를 완성한다.

도 1b는 종래 기술에 따른 발광 다이오드의 전극 구조를 도시한 도면이다.

도 1b에 도시된 바와 같이, 상기 발광 다이오드의 상부층의 구조는 P 전극 (17) N 전극 (19)이 배치되어 있고, 상기 P 전극 (17)과 N 전극 (19) 사이에는 P 금속층 (17a)이 발광 다이오드 전 영역 상에 배치되어 있는 구조를 하고 있다.

상기 도 1a의 단면도에 도시된 바와 같이, N 전극 (19)은 P 전극 (17)과 일정한 차를 가지면서 내부에 함몰된 구조를 하고 있고, 활성층에 대응되는 영역에는 P 전극 (17)과 P 금속층 (17a)이 배치되어 있음을 알 수 있다.



그러므로, 상기 활성층에서 발생하는 광은 P전극 (17) , P 금속층 (17a)을 통하여 ,  
부로 발광되어 진다.

그러나, 상기와 같은 구조를 갖는 발광 다이오드는 광을 발생하는 영역이 활성  
의 특정 영역에 국한되는 문제가 있다.

왜냐하면, 광을 발생시키는 활성층은 정공과 전자를 결합시키기 위하여 전압이  
전극과 N 전극으로부터 인가되는데, 상기 전극들과의 거리차로 인하여 P 전극과 일  
로 형성되어 있는 P 금속층의 저항 값이 변화하기 때문이다.

도 2a 및 도 2b는 종래 기술에 따른 발광 다이오드의 발광 영역을 도시한 도면  
로서, 도시된 바와 같이, 발광 다이오드에서 발생하는 광이 일정 영역에 편중되고  
음을 볼 수 있다.

즉, 활성층에서 정공과 전자가 결합될 수 있도록 인가되는 전압이 N 전극을 중  
으로 저항 성분에 의하여 달라지기 때문에 광 편중 현상이 발생하는데, 전극으로부  
거리가 멀어질 수 록 저항이 증가되므로, 이와 같이 증가된 저항은 다시 전압 강  
현상을 유발시킨다.

이와는 달리, 전극과 가까운 영역에서는 거리가 먼 쪽과 상대적으로 거리에 따  
저항 값 증가가 발생하지 않으므로, 전극 영역에서는 큰 전압이 인가되어 큰 전류  
활성층에 인가된다.

이와 같이, 전극 영역과 가까운 영역에서 높은 전압이 인가되면 활성층의 온도  
상승시키는데, 활성층의 온도 상승은 발광 다이오드의 턴 온 전압을 감소시켜 구  
전류의 편중을 심화시키게 된다.

또한, 도 2b에 도시된 바와 같이, 발광 다이오드의 N 전극이 발광 다이오드의 부 가장자리들 둘레를 따라 배치되어 있는 구조인 경우에는 P 전극과 거리가 가까 N 전극 영역 부분에서만 광이 편중되어 나타남을 볼 수 있다.

특히 P 금속층으로 입사되는 광자들 P 금속층 자체가 일부를 차단하거나 흡수하여 역할을 하여 발광 효율이 떨어지는데, 이를 방지하기 위하여 상기 P 금속층의 두를 감소시키면, 상대적으로 상기 P 금속층의 저항이 크게 증가하게 되어 P 전극으로부터 멀리 떨어진 영역에서는 발광 현상을 기대할 수 없게 된다.

이와 같은 광 편중 현상은 전극의 거리마다 저항 값이 증가하고, 증가된 저항에 의하여 상부 전극 영역에 따라 서로 다른 전압 강하가 발생하여, 활성층에 인가되는 전압을 P 전극과 P 금속층을 따라 전 영역에 일정하게 유지시키지 못하기 때문이다.

발명이 이루고자 하는 기술적 과제]

본 발명은, 발광 다이오드의 상부에 P 전극과 일체로 배치되는 P 금속층을 복수로 분획 함으로써, 활성층에서 인가되는 전압의 크기를 일정하게 유지할 수 있고,으로써 발광 다이오드 상부 영역에서 고른 광을 발생시킬 수 있는 발광 다이오드를 공함에 그 목적이 있다.

발명의 구성]

상기한 목적을 달성하기 위한, 본 발명에 따른 발광 다이오드는,

사파이어 기판 상에 N형 질화 갈륨층, 활성층, P형 질화갈륨층, P 전극 및 N 전을 포함하는 발광 다이오드에 있어서,

상기 발광 다이오드의 상부층에 복수개의 금속층이 배치되어 있고, 상기 금속층  
상기 P 전극과 전기적으로 연결시키기 위한 복수개의 연결 수단을 포함하는 것을  
정으로 한다.

여기서, 상기 발광 다이오드의 N 전극은 상기 발광 다이오드의 상부 가장자리  
를 따라 배치되어 있고, 상기 연결 수단은 금속 필름이며, 상기 금속 필름은 서  
다른 저항을 갖도록 폭 또는 길이가 서로 다른 구조로 되어 있는 것을 특징으로  
다.

그리고 상기 복수개의 금속층과 연결 수단이 전기적으로 연결되는 상기 금속층  
가장자리의 두께는 상기 P 전극의 두께를 갖고, 상기 복수개의 금속층은 상기 N  
극이 배치되어 있는 발광 다이오드의 상부 가장자리를 따라 일정한 거리를 두고 배  
되어 있으며, 상기 복수개의 금속층은 서로 대향되도록 한 쌍을 이루는 금속층이  
어도 1개 이상 포함되는 것을 특징으로 한다.

본 발명에 의하면, 발광 다이오드의 상부에 P 전극과 일체로 배치되는 P 금속층  
복수개로 분획함으로써, 활성층에서 인가되는 전압의 크기를 일정하게 유지할 수  
다.

아울러, 발광 다이오드 전극 영역에서 고온 팽이 발생할 수 있도록 하였다.

이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시 예를 자세히 설명하도  
한다.

도 3은 본 발명에 따른 발광 다이오드의 전극 구조를 도시한 도면이다.

도 3에 도시된 바와 같이, 발광 다이오드를 상부에서 내려다본 전극 구조를 도하였다.

사파이어 기판 상에 N형 질화 갈륨층 (111), 활성층, P형 질화갈륨층이 계속해서 성장되면, 도면에 도시된 바와 같이 P 전극 (117)과 N 전극 (119)을 형성하는데, 본명의 발광 다이오드의 구조는 상기 발광 다이오드의 상부 층에 배치된 P 전극 (117) N 전극 (119)을 제외한 영역을 복수 영역으로 구획하고, 구획된 영역에 복수개로 획된 P 금속층 (120)을 배치하였다.

상기 복수개로 분획되어 배치되어 있는 P 금속층 (120)들은 활성층에서 발생된들 중에서 가장 많은 광들이 실제로 나오는 영역에 배치된다.

그리고, 상기 복수개로 분획되어 있는 P 금속층 (120)들과 상기 P전극 (117)은 금필름 (130)들로 연결되는데, 상기 금속 필름 (130)들은 일정한 길이와 폭에 따라 저값이 달라지는 직렬 저항을 갖는다.

그리고 상기 금속 필름 (130)과 연결되는 상기 P 금속층 (120)의 연결 부분의 두는 상기 P 전극과 동일한 두께를 갖도록 함으로써, 전기적 연결 및 활성층에 전달는 전압을 일정하게 유지하도록 하였다.

일반적으로 P 형 질화 갈륨층의 전도도는 매우 낮기 때문에 직렬 저항 값을 갖상기 금속 필름 (130)을 제외하면, 상기 복수개의 P 금속층들 (120)은 전기적으로리되어 있는 상태가 된다.

■

이와 같이 P 금속층들을 다수개로 분획한 구조는 활성층에서 정공과 전자가 결합하는 전압들을 각각 독립적으로 제어할 수 있는데, 이것을 이용하여 전압 강하에 큰 광 편중 현상을 제어할 수 있다.

예를 들어, 발광 다이오드를 구동시키는 일정한 값의 구동 전류하에서, 각각의 획된 P 금속층 (120) 들에 전압이 일정하게 인가될 수 있도록 상기 금속 필름들 (130) 선택할 수 있다.

따라서, 활성층에 인가되는 전압이 상기 P 금속층 (130) 들 각각의 전영역 상에 정하게 유지되기 때문에 광 편중을 방지할 수 있게 된다.

또한, 발광 다이오드의 상부에 각각 구획화되어 배치되어 있는 상기 P 금속층 (30) 들과 상부 P 전극 (117) 을 연결하는 상기 금속 필름 (130) 들은 어느 하나의 금속 층 (130) 을 통하여 전류가 필요이상으로 흐를 경우에 그 저항에서의 전압 강하가 증가하게 되는데, 이때 그 저항에서의 전압의 증가분에 해당하는 만큼 활성층에 인가된 전압의 상승을 억제시킨 기능을 한다.

이와 같이 활성층에 인가되는 전류를 억제하는 부궤환 (negative feedback) 현상 나타나게 되어 구동 전류가 안정화되는 효과가 있다.

이와 같은 직렬저항의 구동 전류에 대한 안정화 효과는 활성층의 턴온 전압이 도 상승에 따라 감소하는 현상을 볼 때, 매우 중요한 기능이라고 볼 수 있다.

도 4 내지 도 7은 본 발명의 다른 실시 예에 따른 발광 다이오드의 전극구조를 시한 도면으로서, 도 4에 도시되어 있는 발광 다이오드의 구조는 발광 다이오드의 부에 P 전극이 배치되어 있고, N 전극은 상부 돌레를 따라 배치되어 있다.

P 금속층들을 도 3과 같이 4개로 분획하였지만, 상기 N 전극과 근접한 영역에  
치되어 있는 P 금속층들은 계단 형상을 갖도록 하였고, 상기 P 전극과 P 금속층들  
전기적으로 연결하는 금속 필름들의 길이와 폭을 조절하여 저항 값을 조절할 수  
도록 하였다.

도 5에 도시된 발광 다이오드의 전극 구조는, 상기 도 3과 도 4와 달리 구획 구  
을 8개로 늘렸다.

즉, 발광 다이오드의 상부 둘레를 따라 배치되어 있는 N 전극을 따라서, 상기 P  
속층들이 8개로 분획되어 배치되어 있고, 상기 8 개의 P 금속층들과 P 전극을 전기  
으로 연결시키는 금속 필름들은 발광 다이오드의 P 질화 갈륨층 상에서 요철 형태  
갖도록 하여 각각의 저항 성분을 다르게 하였다.

도 6과 도 7에서는 P 금속층을 10개로 분획하여 상기 발광 다이오드의 상부 전  
영역 상에 배치하였고, 상기 P 금속층의 패턴 구조를 상기 도 6과 도 7에서 서로  
른 구조로 하였다. 마찬가지로 효과로써, 활성층에 인가되는 전압을 일정하게 유지  
도록 하여 광 편중 현상을 방지하였다.

상기 도 3에서부터 도 7까지 도시한 실시 예들에서와 같이 복수개로 P 금속층을  
분획하고, 상기 P 전극과 P 금속층들을 전기적으로 연결시킬 때, 길이와 폭의 변화  
저항 성분을 조절할 수 있는 금속 필름들을 배치한 구조이다.

그리고 상기 금속 필름들과 P 금속층을 전기적으로 연결되는 부분의 P 금속층의  
두께는 상기 P 전극의 두께와 동일하게 함으로써, 활성층 상에 일정한 전압을 인가  
수 있도록 하였다.

도 8a 및 도 8b는 본 발명에 따른 발광 다이오드의 전극구조와 이에 대응하는 회로도를 도시한 도면이다.

도 8a와 도 8b에 도시된 바와 같이, P 금속층들을 복수개로 분획한 부분과 N 전극에 전기적으로 일정한 전류가 항상 인가되는 것을 수학식으로 증명하였다.

(수학식)

$$A_T = A_1 + A_2 + A_3$$

여기서 A는 각각의 분획된 P 금속층들의 면적을 나타낸다.

$$I_{D1} = \frac{A_1}{A_T} \cdot \frac{I_0}{2} \quad I_{D2} = \frac{A_2}{A_T} \cdot \frac{I_0}{2} \quad I_{D3} = \frac{A_3}{A_T} \cdot \frac{I_0}{2}$$

상기 ID는 각각의 분획된 P 금속층들에 인가되는 전류들을 나타내고, I0는 구동 전류를 나타낸다.

$$V_{D1} = V_{D2} = V_{D3}$$

VD들은 각각의 P 금속층들에 인가되는 전압을 나타내면, 각각의 P 금속층에 인가되는 전압이 동일하여, 병렬로 연결되어 있음을 나타낸다.

$$V_{D1} = V_0 - R_{P1} I_{D1} - R_{N1} (I_{D1} + I_{D2} + I_{D3})$$

$$V_{D2} = V_0 - R_{P2} I_{D2} - R_{N2} (I_{D2} + I_{D3}) - R_{N1} (I_{D1} + I_{D2} + I_{D3})$$

$$V_{D3} = V_0 - R_{P3} I_{D3} - R_{N2} (I_{D2} + I_{D3}) - R_{N1} (I_{D1} + I_{D2} + I_{D3})$$

$$R_{N31_{D3}}$$

$$R_{P2} = R_{P1} \frac{I_{D1}}{I_{D2}} - R_{N2} \frac{I_{D2} + I_{D3}}{I_{D2}} \quad R_{P1} \frac{A_1}{A_2} - R_{N2} \frac{A_2 + A_3}{A_2}$$

$$R_{P2} = R_{P2} \frac{I_{D2}}{I_{D3}} - R_{N2} \frac{I_{D3}}{I_{D2}} \quad R_{P2} \frac{A_2}{A_3} - R_{N2} \frac{A_3}{A_2}$$

상기 R<sub>p</sub>는 금속 필름이 갖는 저항 값이고, R<sub>N</sub> 은 N 전극과의 사이에 형성되는  
 항 값이다.

이와 같이, 본 발명에서는 종래의 발광 다이오드가 전극의 특정 부위에서만 광  
 편중되어 발광하는 것을 방지하기 위하여, 복수개로 P 전극과 연결되는 P 금속층  
 배치함으로써, 활성층에 인가되는 전압이 일정하게 유지되어 광 편중 현상이 발생  
 지 않도록 하였다.

#### 발명의 효과】

이상에서 자세히 설명된 바와 같이, 본 발명은 발광 다이오드의 P 전극과 일체  
 배치되는 P 금속층을 복수개로 분할하여 배치함으로써, 일정한 고휘도의 발광을  
 성할 수 있는 효과가 있다.

또한, 발광 다이오드의 활성층에 일정한 전압을 유지시킬 수 있는 효과가 있다.

본 발명은 상기한 실시 예에 한정되지 않고, 이하 청구 범위에서 청구하는 본  
 명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라  
 누구든지 다양한 변경 실시가 가능할 것이다.



특허청구범위]

.

요구항 1]

사파이어 기판 상에 N형 질화 갈륨층, 활성층, P형 질화갈륨층, P 전극 및 N 전극을 포함하는 발광 다이오드에 있어서,

상기 발광 다이오드의 상부층에 복수개의 금속층이 배치되어 있고, 상기 금속층상기 P 전극과 전기적으로 연결시키기 위한 복수개의 연결 수단을 포함하는 것을 특징으로 하는 발광 다이오드.

요구항 2]

제 1 항에 있어서,

상기 발광 다이오드의 N 전극은 상기 발광 다이오드의 상부 가장자리 둘레를 따라 배치되어 있는 것을 특징으로 하는 발광 다이오드.

요구항 3]

제 1 항에 있어서,

상기 연결 수단은 금속 필름인 것을 특징으로 하는 발광 다이오드.

요구항 4]

제 3 항에 있어서,

상기 금속 필름은 서로 다른 저항을 갖도록 폭 또는 길이가 서로 다른 구조로 이루어 있는 것을 특징으로 하는 발광 다이오드.

-

궤구항 5]

•

제 1 항에 있어서,

상기 복수개의 금속층과 연결 수단이 전기적으로 연결되는 상기 금속층의 가장

리의 두께는 상기 P 전극의 두께를 갖는 것을 특징으로 하는 발광 다이오드.

궤구항 6]

제 1 항에 있어서,

상기 복수개의 금속층은 상기 N 전극이 배치되어 있는 발광 다이오드의 상부 가

자리를 따라 일정한 거리를 두고 배치되어 있는 것을 특징으로 하는 발광

이오드.

궤구항 7]

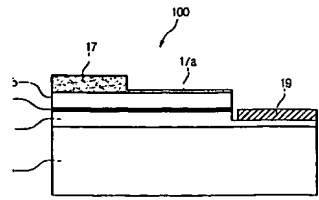
제 1 항에 있어서,

상기 복수개의 금속층은 서로 대향되도록 한 쌍을 이루는 금속층이 적어도 1개

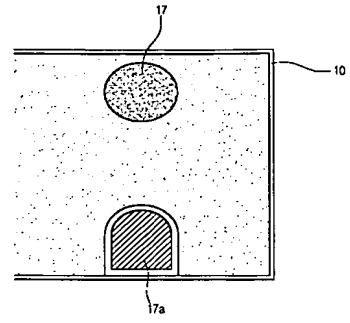
상 포함되는 것을 특징으로 하는 발광 다이오드.

【도면】

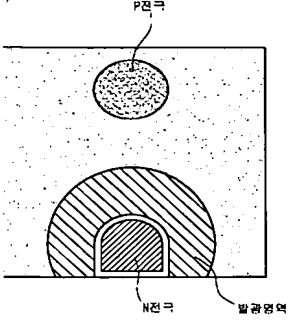
도 1a]



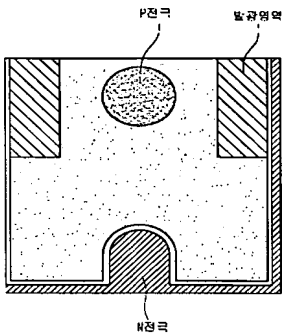
도 1b]



도 2a]



도 2b]



1

Fig. 3

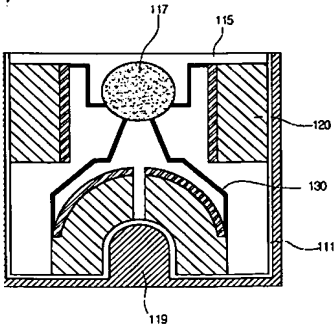


Fig. 4

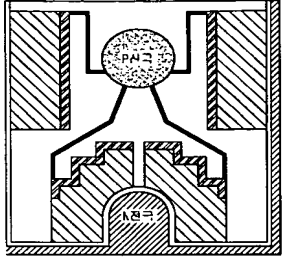


Fig. 51

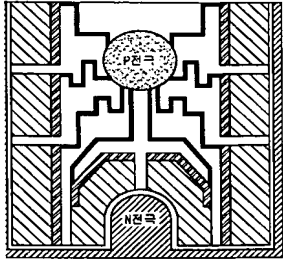
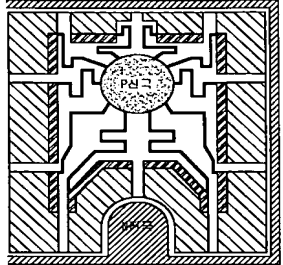
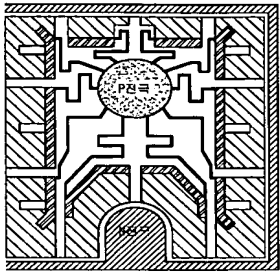


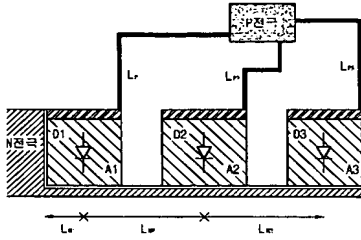
Fig. 61



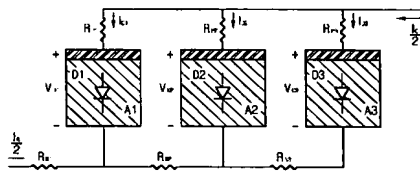
č. 71



č. 8a)



č. 8b)



# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/KR04/002126

International filing date: 24 August 2004 (24.08.2004)

Document type: Certified copy of priority document

Document details: Country/Office: KR  
Number: 10-2003-0060897  
Filing date: 01 September 2003 (01.09.2003)

Date of receipt at the International Bureau: 04 October 2004 (04.10.2004)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse